

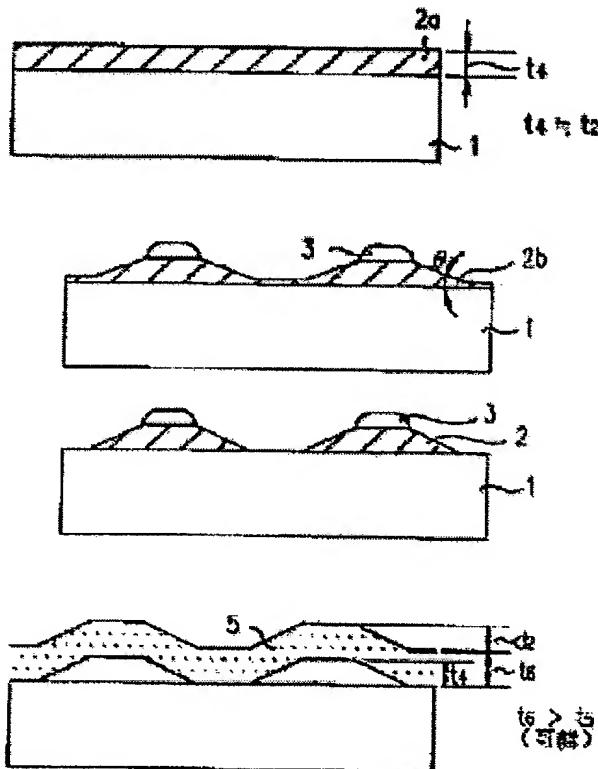
## TFT SUBSTRATE AND ITS MANUFACTURE

**Patent number:** JP10268347  
**Publication date:** 1998-10-09  
**Inventor:** TOYODA MOTOHIRO; MAMETA KENJI; TAGUSA YASUNOBU  
**Applicant:** SHARP KK  
**Classification:**  
 - **international:** G02F1/136; G02F1/1343; G02F1/1368; H01L21/336; H01L29/786; G02F1/13; H01L21/02; H01L29/66; (IPC1-7): G02F1/136; H01L21/336; H01L29/786  
 - **European:**  
**Application number:** JP19970072489 19970325  
**Priority number(s):** JP19970072489 19970325

**Report a data error here**

### Abstract of JP10268347

**PROBLEM TO BE SOLVED:** To improve the coverage of a gate insulating film and to simplify the manufacturing process by tapering the sidewall of a gate wiring at a gentle angle in a specific range and providing a gate insulating film formed without using anode oxidizing process. **SOLUTION:** On a metal film 2a, the gate wire 2 is formed in a gentle slope shape by dry etching so that the angle of its sidewall is 10 to 30 deg.. Namely, this gate wire 2 is tapered having no steep etched part on its sidewall, so an acutely angled part of the gate wire 2 need not be reduced by an anode oxidizing process unlike a conventional manufacturing method for a TFT substrate. Therefore, no anode-oxidized film is provided on the gate wire 2, so the step of the surface of the gate insulating film 5 can be made small. Further, the gate insulating film 5 only needs to be formed as a single layer by CVD, etc., right above the gate wire 2 after the patterning of the gate wire 2. Therefore, thus, the coverage of the gate insulating film 5 is improved to simplify the manufacturing process.



Data supplied from the **esp@cenet** database - Worldwide

**Family list**2 family member for: **JP10268347**

Derived from 1 application

 Back to JP1**1 TFT SUBSTRATE AND ITS MANUFACTURE****Inventor:** TOYODA MOTOHIRO; MAMETA KENJI;**Applicant:** SHARP KK

(+1)

**EC:****IPC:** *G02F1/136; G02F1/1343; G02F1/1368* (+**Publication info:** **JP3324730B2** B2 - 2002-09-17**JP10268347 A** - 1998-10-09

---

Data supplied from the **esp@cenet** database - Worldwide

(51) Int.Cl. <sup>6</sup>	識別記号	F I
G 02 F 1/136	5 0 0	G 02 F 1/136
H 01 L 29/786		H 01 L 29/78
21/336		6 1 7 J
		6 1 7 S
		6 1 7 K

審査請求 未請求 請求項の数 7 O L (全 9 頁)

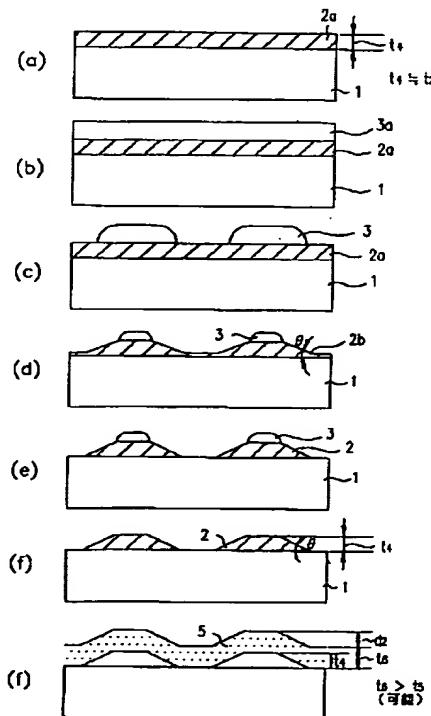
(21)出願番号	特願平9-72489	(71)出願人	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22)出願日	平成9年(1997)3月25日	(72)発明者	豊田 基博 大阪府大阪市阿倍野区長池町22番22号 シ ャープ株式会社内
		(72)発明者	豆田 慶治 大阪府大阪市阿倍野区長池町22番22号 シ ャープ株式会社内
		(72)発明者	田草 康伸 大阪府大阪市阿倍野区長池町22番22号 シ ャープ株式会社内
		(74)代理人	弁理士 山本 秀策

## (54)【発明の名称】 TFT基板およびその製造方法

## (57)【要約】

【課題】 ゲート配線の上に陽極酸化工程を経ずにゲート絶縁膜を形成する。

【解決手段】 金属膜2aのドライエッチングによりなだらかなテーパを有するゲート配線2を形成し、その上にCVD法等によりゲート絶縁膜5を形成する。ゲート配線2のテーパがなだらかなので、ゲート絶縁膜5のカバレージ状態が良くなり、後工程における段切れ不良の発生も少なく、絶縁性も良好となる。



## 【特許請求の範囲】

【請求項1】 基板上に設けられた複数のゲート配線を覆ってゲート絶縁膜が設けられたTFT基板であって、該ゲート配線がその側壁をなだらかな10°以上30°以下のテーパとして形成され、該ゲート配線を覆って、陽極酸化工程を行わずに形成されたゲート絶縁膜が設けられているTFT基板。

【請求項2】 基板上に設けられた複数のゲート配線の側壁をなだらかな10°以上30°以下のテーパを有するTFT基板を製造する方法であって、該ゲート配線を形成する際に、該基板上に形成した金属膜を200mTorr以下の低ガス圧雰囲気下でドライエッティングする工程を含むTFT基板の製造方法。

【請求項3】 前記ドライエッティングを前記低ガス圧雰囲気のまま最終まで行って前記ゲート配線を形成する請求項2に記載のTFT基板の製造方法。

【請求項4】 前記低ガス圧雰囲気下でのドライエッティングの前に、200mTorrを超える高ガス圧雰囲気下でドライエッティングを行う工程を含む請求項2に記載のTFT基板の製造方法。

【請求項5】 前記高ガス圧雰囲気下でのドライエッティングを、隣合うゲート配線間の金属膜がちょうど前記基板表面までエッティング除去されるエッティングジャストの直前まで行って、隣合うゲート配線間に被エッティング部分が残る状態となし、その後で前記低ガス圧雰囲気下でのドライエッティングを行って残った被エッティング部分を除去する請求項4に記載のTFT基板の製造方法。

【請求項6】 前記低ガス圧雰囲気下でのドライエッティングと高ガス圧雰囲気下でのドライエッティングとを、同一エッティング処理室内で行う請求項4または5に記載のTFT基板の製造方法。

【請求項7】 前記低ガス圧雰囲気下でのドライエッティングが、最終にオーバーエッティングを行う工程を含む請求項2乃至6のいずれか一つに記載のTFT基板の製造方法。

## 【発明の詳細な説明】

### 【0001】

【発明の属する技術分野】 本発明は、液晶表示装置等の表示装置に用いられるTFT基板およびその製造方法に関する。

### 【0002】

【従来の技術】 従来、液晶表示装置等の表示装置に用いられるTFT(薄膜トランジスタ)基板においては、そのゲート絶縁膜の構造が2層のものが広く用いられている。以下に、従来のTFT基板のゲート配線およびその上のゲート絶縁膜の形成工程について、図6を用いて説明する。

【0003】 まず、図6(a)に示すように、基板11上にスパッタリング法等によりTa等からなる金属膜12aを成膜する。

【0004】 次に、図6(b)に示すように、金属膜12aの上にスピンドルコート法等によりレジスト膜13aを塗布する。

【0005】 続いて、図6(c)に示すように、レジスト膜13aをフォトリソグラフィ法によりパターニングしてレジスト膜13を得る。このとき、現像後の熱処理温度を高めに設定することにより、レジスト膜13にテーパを持たせることができる。

【0006】 その後、図6(d)に示すように、金属膜12aを薬液処理またはドライエッティングすることによりゲート配線12を形成し、図6(e)に示すように、薬液処理によってレジスト膜13を除去する。

【0007】 次に、図6(f)に示すように、ゲート配線12を陽極酸化することにより、その表面にTa<sub>2</sub>O<sub>5</sub>等からなる陽極酸化膜14を成長させる。

【0008】 その後、図6(g)に示すように、ゲート配線12およびその表面に成長した陽極酸化膜15を覆うように、CVD法(化学気相成長法)等によりSiN<sub>x</sub>などからなるゲート絶縁膜15を成膜する。

【0009】 この従来のTFT基板におけるゲート絶縁膜は、ゲート配線の表面を陽極酸化してなる陽極酸化膜とCVD法等で形成したSiN<sub>x</sub>等からなるゲート絶縁膜との2層構造であった。

### 【0010】

【発明が解決しようとする課題】 ところで、上述のようにゲート絶縁膜を2層構造とするのは、以下の理由による。即ち、金属膜を薬液処理またはドライエッティングしてゲート配線を形成する際に、ケミカルな等方性成分が存在するのでテーパ制御が非常に困難であり、たとえ順テーパを形成できたとしてもなだらかではなく、図6(e)に示したようにゲート配線の側壁に切り立った部分Aができてしまうため、カバーレージ性が悪くなつて後工程で形成する上層の微細配線であるソース配線の段切れや、絶縁膜の欠落によるソース配線とゲート配線との間等での電気的なリーク不良が発生するからである。これを防ぐため、従来では、陽極酸化膜14を形成することによりその角部に丸みを持たせた上でゲート絶縁膜15を成膜するという、2層構造のゲート絶縁膜を設けている。その他にも、2層構造にすることによって、耐圧や信頼性を向上できること、可動イオン密度が小さい半導体との界面準位密度が小さいこと、半導体に対する電界効果が大きいこと等が確保され、さらにはこのような理由により特性の良好なTFTが得られること等の為、主にこのような構造が用いられている。

【0011】 しかしながら、陽極酸化膜を成長させた上にさらにCVD法等によりゲート絶縁膜を形成した2層構造のゲート絶縁膜では、製造工程が増加してしまうという問題があった。また、図6(f)に示したように、陽極酸化後にゲート配線12の厚みt<sub>1</sub>は陽極酸化前の厚みt<sub>0</sub>より薄くなるが陽極酸化された部分の厚みは約

2倍に膨れるため、その上表面の基板に対する段差  $t_1$  が陽極酸化前のゲート配線 12 の厚み  $t_1$  より著しく大きくなる。このため、図 6 (g) に示したように、その上に窒化絶縁膜等からなる厚み  $t_5$  のゲート絶縁膜 15 を積層すると、ゲート絶縁膜 15 には上記段差  $t_1$  に相当する著しく大きな表面の段差  $d_1$  が形成されることになる。よって、結果として 2 層構造を採用しない場合と同じように、その上にさらに導電膜や絶縁膜を形成すると、段切れ等の発生により歩留り良く積層するのが困難になるという問題があった。よって、段差を小さくするため、ゲート配線厚も制限され、抵抗増加となる。また、残留応力等の要因で生じる上述の段切れを防止するため、導電膜や絶縁膜の厚みも制限され、抵抗や TFT 特性等の電気特性に限界があった。さらには、段差が大きいと、その近傍で液晶の配向制御が乱れ易くなり、その分大きく遮光部を設ける必要があり、液晶表示装置の明るさが犠牲になることがある。

【0012】本発明はこのような従来技術の課題を解決すべくなされたものであり、ゲート配線の側壁に切り立った部分がなく、しかもゲート絶縁膜の表面の段差を小さくしてカバーレージ性を向上させることができる TFT 基板およびその製造方法を提供することを目的とする。

#### 【0013】

【課題を解決するための手段】本発明の TFT 基板は、基板上に設けられた複数のゲート配線を覆ってゲート絶縁膜が設けられた TFT 基板であって、該ゲート配線がその側壁をなだらかな  $10^\circ$  以上  $30^\circ$  以下のテーパとして形成され、該ゲート配線を覆って、陽極酸化工程を行わずに形成されたゲート絶縁膜が設けられており、そのことにより上記目的が達成される。

【0014】本発明の TFT 基板の製造方法は、基板上に設けられた複数のゲート配線の側壁がなだらかな  $10^\circ$  以上  $30^\circ$  以下のテーパを有する TFT 基板を製造する方法であって、該ゲート配線を形成する際に、該基板上に形成した金属膜を  $200\text{m Torr}$  以下の低ガス圧雰囲気下でドライエッティングする工程を含み、そのことにより上記目的が達成される。

【0015】前記ドライエッティングを前記低ガス圧雰囲気のまま最終まで行って前記ゲート配線を形成してもよい。

【0016】前記低ガス圧雰囲気下でのドライエッティングの前に、 $200\text{m Torr}$  を超える高ガス圧雰囲気下でドライエッティングを行う工程を含んでいてもよい。

【0017】前記高ガス圧雰囲気下でのドライエッティングを、隣合うゲート配線間の金属膜がちょうど前記基板表面までエッティング除去されるエッティングジャストの直前まで行って、隣合うゲート配線間に被エッティング部分が残る状態となし、その後で前記低ガス圧雰囲気下でのドライエッティングを行って残った被エッティング部分を除去してもよい。

【0018】前記低ガス圧雰囲気下でのドライエッティングと高ガス圧雰囲気下でのドライエッティングとを、同一エッティング処理室内で行ってもよい。

【0019】前記低ガス圧雰囲気下でのドライエッティングが、最終にオーバーエッティングを行う工程を含んでいてもよい。

【0020】以下、本発明の作用について説明する。

【0021】本発明の TFT 基板にあっては、ゲート配線の側壁が  $10^\circ$  以上  $30^\circ$  以下のなだらかなテーパを有する。よって、陽極酸化工程を行わなくともカバーレージ性が良好なゲート絶縁膜が得られ、製造工程の簡略化を図ることができる。陽極酸化膜分の段差を排除し、ゲート配線の側壁のテーパが  $30^\circ$  以下であれば、ゲート配線膜自身の厚みあるいはその上層に絶縁膜や導電膜等を厚膜に歩留り良く積層することが可能であり、最上層の平坦性も配向制御も良好となり、遮光域が減り明るさも向上する。また、テーパが  $30^\circ$  以下であれば、大型化された基板を用いても、ゲート配線の線巾の基板面内バラツキを抑えて安定生産することが可能である。ゲート配線の側壁のテーパが  $10^\circ$  以上であれば、生産性の低下が少なく、また、ゲート配線の配線抵抗の低下やバラツキも少なくなる。ゲート配線の側壁を  $10^\circ$  以上  $30^\circ$  以下のなだらかなテーパ形状にする技術は、たとえば  $O_2$  ガス分圧比により容易に制御可能である。

【0022】ゲート配線を形成する際に、例えば RIE (リアクティブイオンエッティング) 方式により  $200\text{m Torr}$  以下の低ガス圧雰囲気下で金属膜をドライエッティングすれば、エッティングに寄与するイオンの平均自由行程が長くなり、ケミカルな等方性エッティング成分よりも異方性エッティング成分の方が強くなる。このとき、エッティング前の金属膜の上に、レジスト膜をパターニングして高温で熱処理を行うことにより角を丸くしたレジスト膜を形成しておくと、そのレジスト膜のテーパをそのまま反映させたゲート配線のエッティング除去が可能となる。また、低ガス圧雰囲気下でオーバーエッティングを行っても、ゲート配線の側壁上部において急激に横方向に侵食される量が少ないので、切り立った部分の無いなだらかなテーパが得られる。

【0023】このドライエッティングは、低ガス圧雰囲気のまま最終まで行うことができる。しかし、エッティングレートの基板面内分布に大きなバラツキが生じることがある。バラツキを抑制するには、低ガス圧雰囲気下のドライエッティングの前に、エッティングレートの基板面内分布を優先した  $200\text{m Torr}$  を超える高ガス圧雰囲気下でエッティングを行った後で低ガス圧雰囲気下のドライエッティングを行うのが好ましい。このようにすれば、高ガス圧雰囲気下でのドライエッティングによる良好な基板面内分布を反映させて、ゲート配線の仕上がり幅寸法のバラツキを少なくすることが可能である。

【0024】このとき、高ガス圧雰囲気下でのドライエ

ッチングをエッチングジャストの直前まで行い、その後に低ガス圧雰囲気下でのドライエッチングに切り替えるのが好ましい。上記エッチングジャストは、隣合うゲート配線間の金属膜がちょうど基板表面までエッチング除去される時点のことを言う。このようにすると、テープ部の侵食が最も進行しやすい状態のときに、等方性エッチング成分よりも異方性エッチング成分の方が強い低ガス圧雰囲気下でのエッチングが行われることになるので、効率的である。また、この低ガス圧雰囲気下でオーバーエッチングを行っても、ゲート配線の側壁部において横方向に侵食される量が少ないので、なだらかなテープが得られる。

【0025】上記低ガス圧雰囲気下でのドライエッチングと高ガス圧雰囲気下でのドライエッチングとを、同一エッチング処理室内で行えば、さらに製造工程の簡略化を図ることが可能である。

#### 【0026】

【発明の実施の形態】以下に、本発明の実施形態について、図面を参照しながら説明する。

【0027】(実施形態1) 図1は本実施形態1のTFT基板の製造方法を示す断面図である。

【0028】まず、図1(a)に示すように、基板1上にスパッタリング法等によりA1やTa系の単層あるいは多層配線のうち、たとえばTaN/TaN/TaN(各膜厚は50nm/340nm/70nm)の厚い低抵抗多層からなる金属膜2aを成膜する。本来、多層膜の場合、各層でエッチング時の挙動が変わる為、なだらかなテープ制御が困難であるが、以下の条件により、ほぼ直線のなだらかなテープ形状が得られた。このときの金属膜2aの厚み $t_1$ は後述するゲート配線2の厚みとなるが、最も厚膜化した場合、従来のTFT基板における陽極酸化後の陽極酸化膜14と、ゲート配線12との総和の厚み $t_2$ とほぼ同程度とすれば、低抵抗化を図ることができる。

【0029】次に、図1(b)に示すように、金属膜2aの上にスピノコート法等によりレジスト膜3aを塗布し、図1(c)に示すように、レジスト膜3aをフォトリソグラフィ法によりパターニングしてレジスト膜3を得る。このとき、現像後の熱処理温度を150℃～170℃と高めに設定することにより、レジスト膜3にテープを持たせることができる。本実施形態では、塗布装置(大日本スクリーン社製SK-700G)を用いてTFR-790(東京応化工業社製)を塗布して温度110℃でプリベークし、露光時間1650msで露光して60sec現像し、160℃の温度でポストベークすることにより膜厚2.0μmのレジスト膜3を得た。

【0030】その後、図1(d)に示すように、金属膜2aをエッチングジャストの手前までアンダードライエッチングして金属膜2bとする。この1段階目のエッチングは、RIE装置等のプラズマエッチング装置によ

り、所望のテープ角度θが得られると共にエッチングレートの基板面内分布のバラツキを小さくできるような条件で行い、エッチングジャストの手前まで、即ち、隣接するゲート配線同士の間にまだ金属膜2bが残っている状態で放電をストップさせる。本実施形態においては、ドライエッチング装置としてMEA-600R(東京エレクトロン社製)を用い、ガス圧力:420mTorr、CF<sub>4</sub>ガス流量:880sccm、O<sub>2</sub>ガス流量:220sccm、RFパワー:2000W、電極Gap:150mm、電極温度:70℃、放電時間:150secのエッチング条件で1段階目のエッチングを行った。本条件では、Taの方がTaNと同等か0～2割、例えば1割程度エッチングレートが遅い程度である。

【0031】次に、図1(e)に示すように、隣接するゲート配線同士の間にわずかに残った金属膜を除去するようにドライエッチングを行ってゲート配線2を形成する。この2段階目のエッチングは、ゲート配線2のテープをなだらかな30°以下にするために、RIE装置等のプラズマエッチング装置を用いて200mTorr以下の低ガス圧雰囲気下で行う。このとき、EPD(エンドポイントディテクター)を用いてエッチングジャストを検出し、さらに数%のオーバーエッチングを行った後で放電をストップさせれば、ゲート配線同士の間に残った膜を完全に除去することができる。また、このようにオーバーエッチングを行っても、ゲート配線2の側壁上部が急激に横方向に侵食される量が少ないので、なだらかなテープ形状を有するゲート配線2が得られる。さらに、ゲート配線2の仕上がり幅寸法は、1段階目の良好な基板面内分布を反映して、基板面内分布にバラツキの無いものとなる。本実施形態においては、ドライエッチング装置としてMEA-600R3(東京エレクトロン社製)を用い、ガス圧力:150mTorr、CF<sub>4</sub>ガス流量:380sccm、O<sub>2</sub>ガス流量:120sccm、RFパワー:2400W、電極Gap:150mm、電極温度:70℃、放電時間をEPDジャスト+3secの条件で2段階目のエッチングを行った。このようにして得られたゲート配線2は、テープ側壁の基板に対する角度θが中央部で基板エッジより小さく12°～18°であり、厚み $t_1$ が460nmであった。線幅のバラツキを小さくできれば、この程度の角度バラツキは全く問題にならない。また、最終テープ角は、特に、第2ステップ時のO<sub>2</sub>ガス分圧比によって容易に制御できる。但し、O<sub>2</sub>ガス分圧が16%未満24%以上では線幅バラツキが大きくなる。

【0032】また、ゲート配線2の幅は、550mm×650mmの基板の耳を10mm～20mm程度除いた基板端のTFT基板でMinの11.1μmであり、基板中央のTFT基板でMaxの11.5μmであった。このように550mm×650mm程度またはそれ以上の大型基板でもゲート配線2の線幅の基板面内バラツキ

を  $1 \mu\text{m}$  以下に抑えられるので、安定生産が可能である。ただし、この値は抜き取ったサンプルにより若干バラツキがあり、実際の製造においては現像薬液の寿命等により経時的にもう少しバラツキが増すこともあると考えられるが、初期バラツキが上記のように  $1 \mu\text{m}$  以下であれば、量産等のバラツキ限界土  $1 \sim 3 \mu\text{m}$  に容易に制御することができ、現像薬液等の寿命も長く、安定生産が可能である。

【0033】続いて、図1 (f) に示すように、薬液処理によってレジスト膜3を除去する。

【0034】その後、図1 (g) に示すように、ゲート配線2を覆うように、CVD法等によりSiN<sub>x</sub>などからなるゲート絶縁膜5を、例えば  $450 \text{ nm}$  成膜する。

【0035】このようにして得られるゲート絶縁膜5は、側壁の角度θが  $30^\circ$  以下のなだらかな、すなわち、側壁上部の急激な侵食部のないテーパを有するゲート配線2上に設けられているので、厚く、かつ、歩留まり良く成膜することができ、例えば単層の窒化膜の場合には厚み  $t_1$  を  $400 \text{ nm}$  以上と、図6に示した従来のTFT基板におけるゲート絶縁膜1の厚み  $t_1$  に比べて厚くしても残留応力等で生じる欠け等少なく、液晶表示装置の良好な高歩留り条件を得られた。また、ゲート配線2の上に陽極酸化膜を設けていないので、図6に示した従来のTFT基板における段差  $d_1$  に比べて、その表面の段差  $d_2$  を小さくすることができ、ゲート絶縁膜5のカバレージ性を良好にすることことができた。また、その後の工程で導電膜や絶縁膜を形成し、フッ酸等の薬液処理工程を行っても、ゲート絶縁膜5の段差部分で切れ等の不良が発生せず、ゲート絶縁膜5の絶縁性に対する耐圧評価結果についても、従来の陽極酸化膜を設けた2層構造のゲート絶縁膜と比較して、全く同等で劣らないという結果が得られている。従って、従来のTFT基板の製造方法のように陽極酸化成長によりゲート配線2のテーパの角ばった部分を緩和する必要が無く、ゲート配線2のパターニング後にその直上にCVD法等により単層のゲート絶縁膜5を形成すればよいので、製造工程を簡略化することができる。また、1段階目のドライエッティング工程と2段階目のドライエッティング工程とを同一処理室内で連続して行うことにより、さらに製造工程を簡略化することができる。また、従来に比べて配向不良部を隠す遮光部材の線幅を  $2 \mu\text{m}$  以上小さくすることができた。

【0036】本実施形態において、1段階目のドライエッティングをガス圧力  $420 \text{ mTorr}$  で行っている理由は以下の通りである。本発明者がTaN層のみについてエッティングレートとガス圧との関係を調べたところ、図2に示すような結果が得られた。この図において、各記号▲、□、◆、△、▽、■、◇、▼は基板の耳から  $15 \text{ mm} \sim 25 \text{ mm}$  入った線上のEdge (エッジ) 1~4および6~9の点を示し、記号○は基板のCenter

(中央) の点を示す。また、グラフ内の数字は基板面内分布のバラツキ(%)を示す。このときのエッティング条件は、ガス圧力を変化させ、ガス総流量:  $900 \text{ sccm}$ 、O<sub>2</sub>ガス分圧: 20%、RFパワー:  $2000 \text{ W}$ 、電極GAP:  $150 \text{ mm}$ 、電極温度:  $80^\circ\text{C}$ として行った。この図によれば、ガス圧  $420 \text{ mTorr}$  でTaNのエッティングレートの基板面内分布のバラツキが最小であったので、1段階目のドライエッティングを  $420 \text{ mTorr}$  で行った。

【0037】但し、高ガス圧雰囲気、例えばガス圧  $420 \text{ mTorr}$  で1段階目のドライエッティングを行う場合、図3 (a)、(b) に示すように、 $160 \text{ sec}$  の時間までのエッティングでは隣接するゲート配線間に金属膜が残った状態でなだらかなテーパが得られるが、それ以降、急激にテーパの横方向に対する侵食が始まり、図3 (c)、(d) に示すように、EPD検出ポイントである  $200 \text{ sec}$  では切り立った部分ができてしまう。なお、図3 (a)、(c) は基板エッジのTFT基板の場合を示し、図3 (b)、(d) は基板中央のTFT基板の場合を示す。このため、上述したように、EDP等により検出されるエッティングジャストの手前まで高ガス圧雰囲気下でアンダーエッティングし、その後で横方向に対する侵食が少ない低ガス圧雰囲気下でドライエッティングするのが好ましい。なお、図3 (a) ~ (d) のエッティング条件は、ガス圧力:  $420 \text{ mTorr}$ 、ガス総流量:  $1100 \text{ sccm}$ 、O<sub>2</sub>ガス分圧: 20%、RFパワー:  $2000 \text{ W}$ 、電極GAP:  $150 \text{ mm}$ 、電極温度:  $70^\circ\text{C}$  として、厚み  $460 \text{ nm}$  のTa<sub>x</sub>N/Ta/TaNに対してエッティングを行った。Taのエッティングデータは、除いているが、Ta<sub>x</sub>Nに比べてエッティングレートが0~2割遅い程度であることが別の実験で判っている。

【0038】なお、上記実施形態において、高ガス圧雰囲気下のエッティングと低ガス圧雰囲気下のエッティングとの2段階のエッティングを行った理由は以下の通りである。図2には示していないが、 $200 \text{ mTorr}$  以下では  $200 \text{ mTorr}$  を超える場合に比べてエッティングレートが遅くなり、エッティングレートの基板面内分布のバラツキもやや大きくなる。このため、エッティングレートが速く、基板面内分布のバラツキも小さい高ガス圧雰囲気下で1段階目のエッティングを行うことにより、より短いエッティング時間でゲート配線の線幅の基板面内バラツキを小さくした上で、ゲート配線の横方向への侵食が小さい低ガス圧雰囲気下で2段階目のエッティングを行うことにより、ゲート配線をなだらかなテーパ形状にしているのである。

【0039】図4 (a) は、レジストについてのエッティングレートとガス圧との関係を示し、図4 (b) はTa<sub>x</sub>N/レジストの選択比とガス圧との関係を示す。これらの図において、各記号▲、□、◆、△、▽、■、◇、▼

は図2と同様に基板の耳から15mm～25mm入った線上のEdge(エッジ)1～4および6～9の点を示し、記号○は基板のCenter(中央)の点を示す。また、グラフ内の数字は基板面内分布のバラツキ(%)を示す。このときのエッティング条件は、図2と同様にガス圧力を変化させ、ガス総流量：900sccm、O<sub>2</sub>ガス分圧：20%、RFパワー：2000W、電極GAP：150mm、電極温度：80℃として行った。この図4(a)、(b)によれば、400mTorr近傍と200mTorr以下の領域で面内バラツキが局部的に小さくなる領域があり、かつ、350mTorr以下でレジストのエッティングレートがTaNより僅かに速くなることが判る。従って、テーパ角は小さくなる。

【0040】(実施形態2)本実施形態2では、200mTorr以下の低ガス圧雰囲気の条件のまま1段階のエッティングによりゲート配線を形成した。

【0041】この低ガス圧エッティングを行った場合には、ゲート配線の側壁に切り立った部分のない状態にできるものの、作用の箇所で述べたように、場合によってはゲート配線の仕上がり幅寸法にバラツキが生じことがある。

【0042】図5(a)～(d)は、20mTorrでガス圧を切り替えずにドライエッティングを行った場合であり、図5(a)、(c)は基板エッジ部分のTFT基板を示し、(b)、(d)は基板センター部分のTFT基板を示す。また、図5(a)、(b)は斜めから、図5(c)、(d)は断面垂直方向からの形状観察を行った場合のSEM断面観察結果を示す図である。

【0043】図5より理解されるように、基板エッジ部分および基板センター部分で共になだらかなテーパを有するゲート配線が得られ、ゲート配線の仕上がり幅寸法もMax-Min=約0.5μmと基板面内でバラツキが少ない良好なものにすることができた。なお、このときのエッティング条件は、レジスト膜厚：2.0μm、ボストベーク：160℃でレジスト膜を形成し、ガス総流量：100sccm、O<sub>2</sub>ガス分圧：20%、RFパワー：2500W、電極GAP：150mm、電極温度：70℃、放電時間を680secとして、厚み460nmのTaN/TaN/TaNに対してエッティングを行った。

【0044】上述した説明において、ガス圧を20mTorrでエッティングしているが、ゲート配線の仕上がり幅寸法にバラツキが少ないようにするには、100mTorr～200mTorrのガス圧でドライエッティングを行えばよい。

【0045】なお、上記実施形態1および2において、エッティング条件のO<sub>2</sub>ガス分圧比を変化させることにより、最終的に得られるゲート配線2のテーパ角度は自由に変化させることができる。例えば、テーパ角を10°～30°にするためのO<sub>2</sub>ガス分圧比は18%以上22

%以下であり、好ましくは20%程度である。特に、300mTorr以下のガス圧では、図4や他の実験から判るように、ガス圧によりテーパ角度が変わりにくいため、O<sub>2</sub>ガス分圧比によりゲート配線のテーパ角度を変化させ易い。

【0046】ゲート配線2のテーパを30°以下の角度にすれば、その上層に絶縁膜や導電膜等を厚膜に歩留り良く積層することができ、最上層の平坦性も向上する。また、大型基板に対してもゲート配線の線巾の基板面内におけるバラツキを抑えることができ、安定して生産することができる。また、ゲート配線2のテーパを10°以上の角度にすれば、生産性の低下が少なく、配線抵抗の低下やバラツキも少なくすることができる。

【0047】また、RIE装置を用いてドライエッティングを行う場合には、RFパワー2000Wで線幅の面内バラツキが少なくなり、エッティング時間を短縮するにはそれ以上にするのが好ましい。但し、2500Wより大にすると、急激に電極の消耗が激しくなって量産性が悪くなる。

【0048】また、上記実施形態ではTaN/TaN/TaNからなるゲート配線を形成したが、ゲート配線の材料は適宜選択して用いることができ、例えばTaNの単層やTaN合金等の単層、またはそれらの積層型からなるゲート配線、AlやAl合金等からなるゲート配線、またはTaN-Al等の複合材料からなるゲート配線を備えたTFT基板にも本発明は適用可能である。特に、TaN/TaN/TaNの積層型をゲート配線に使用する場合には、低抵抗化できる利点がある。

【0049】

【発明の効果】以上に詳述したように、本発明によれば、なだらかな10°以上30°以下のなだらかなテーパを有するゲート配線が得られるので、従来のようにテーパ形状の角ばった部分を緩和するための陽極酸化膜を必要とせず、その上にCVD法等により単層のゲート絶縁膜を形成しても上層のソース配線の段切れやソース配線とゲート配線との間の絶縁不良等の問題が生じない。製造工程の簡略化を図ることができるので、スループットを向上させてTFT基板の低廉化を図ることができるもの。

【図面の簡単な説明】

【図1】本発明に係るTFT基板の製造方法を示す断面図である。

【図2】TaNのエッティングレートとガス圧との関係を示すグラフである。

【図3】高ガス圧雰囲気下でのドライエッティング工程後のゲート配線を示す断面図である。

【図4】レジストのエッティングレートとガス圧との関係を示すグラフおよびTaN/レジストの選択比とガス圧との関係を示すグラフである。

【図5】低ガス圧雰囲気下でのドライエッティング後のゲ

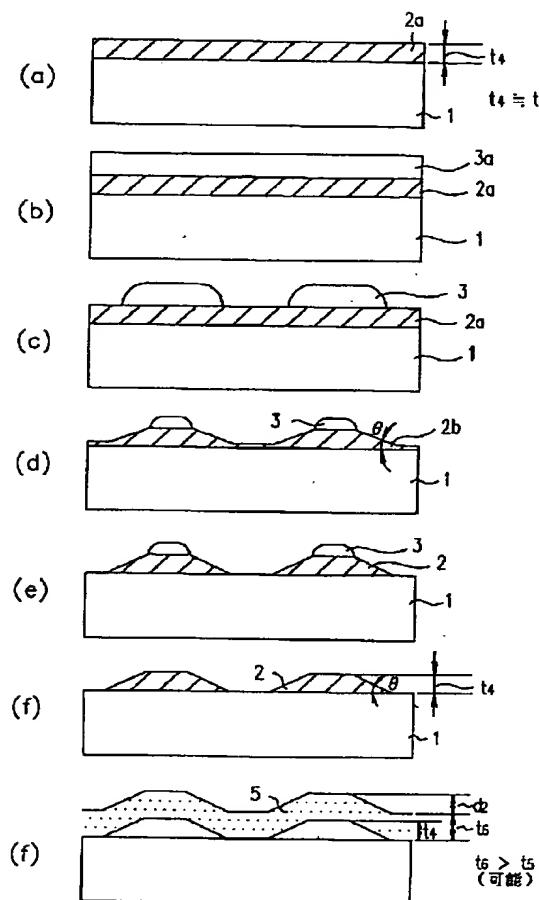
一ト配線の状態を示す断面図である。

【図6】従来のTFT基板の製造方法を示す断面図である。

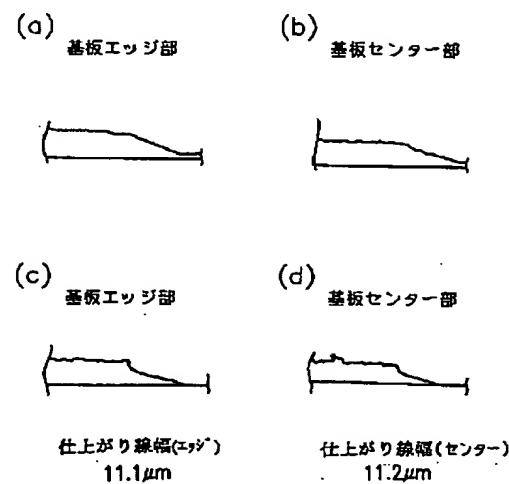
【符号の説明】

- 1 基板
- 2 ゲート配線
- 3 レジスト膜
- 5 ゲート絶縁膜

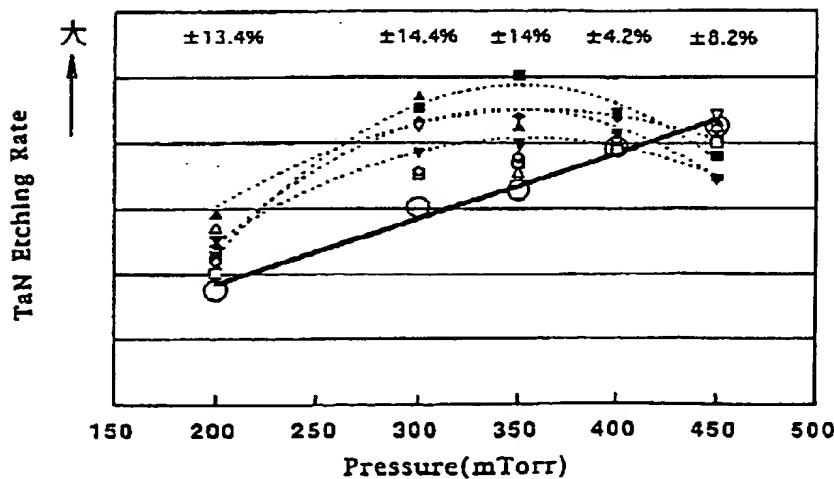
【図1】



【図3】

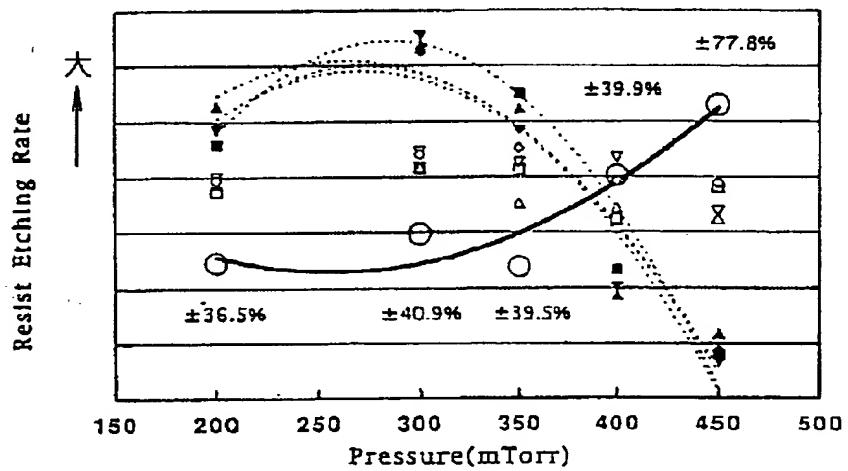


【図2】

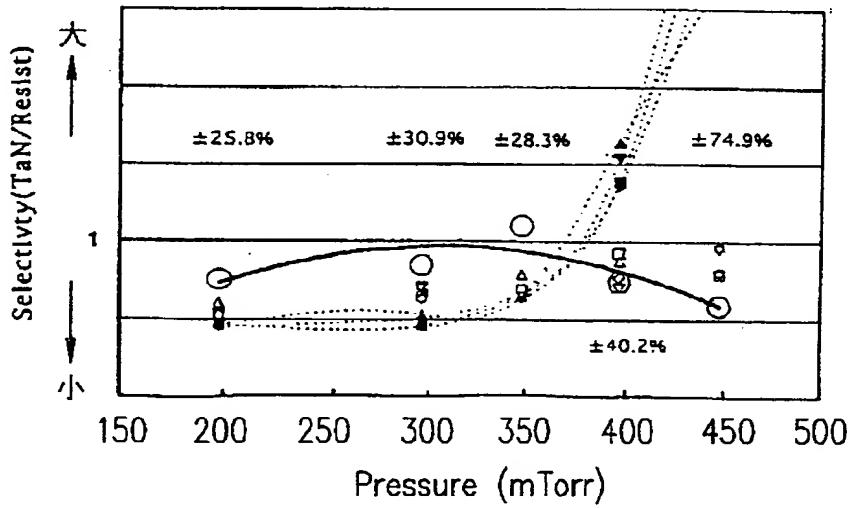


【図4】

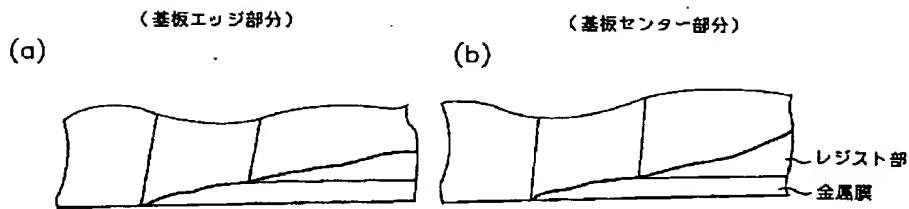
(a)



(b)



【図 5】



【図 6】

